

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

2/Provitup  
1-Septor  
9/1



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

1999年 6月 4日

出願番号  
Application Number:

平成11年特許願第157330号

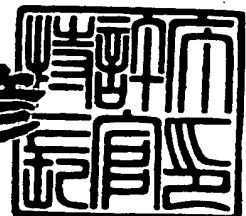
出願人  
Applicant(s):

日本電気株式会社

2000年 4月14日

特許庁長官  
Commissioner,  
Patent Office

近藤隆彦



出証番号 出証特2000-3026697

【書類名】 特許願

【整理番号】 74610170

【あて先】 特許庁長官殿

【国際特許分類】 G02F001/1335

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 坂本 道昭

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100082935

【弁理士】

【氏名又は名称】 京本 直樹

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100082924

【弁理士】

【氏名又は名称】 福田 修一

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 008279

【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【包括委任状番号】	9115699	
【ブルーフの要否】	要	

【書類名】 明細書

【発明の名称】 アクティブマトリクス型液晶表示装置およびその製造方法

【特許請求の範囲】

【請求項 1】 少なくとも一方が透明である第 1 基板および第 2 基板と、これらに挟まれた液晶層とカラーフィルタとを有する液晶表示装置であって、前記第 1 基板は複数の走査線と、それらにマトリクス状に交差する複数の信号線と、これらの配線のそれぞれの交点に形成された複数の薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有し、前記第 2 基板は対向電極を有し、前記画素電極と前記対向電極との間の電界により液晶分子を駆動することにより表示を行う液晶表示装置において、前記カラーフィルタは、前記薄膜トランジスタを保護するパッシベーション膜上に形成され、前記画素電極は前記カラーフィルタ上に配置され、前記パッシベーション膜および前記カラーフィルタに設けられたコンタクトホールを介して前記薄膜トランジスタと接続しており、前記走査線、前記信号線に囲まれた画素内の光透過領域では、前記薄膜トランジスタのゲート絶縁膜と、前記パッシベーション膜は除去されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】 少なくとも一方が透明である第 1 基板および第 2 基板と、これらに挟まれた液晶層とカラーフィルタと、前記カラーフィルタを保護するオーバーコート層を有する液晶表示装置であって、前記第 1 基板は、複数の走査線と、それらにマトリクス状に交差する複数の信号線と、これらの配線のそれぞれの交点に形成された複数の薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有し、前記第 2 基板には対向電極を有し、前記画素電極と前記対向電極との間の電界により液晶分子を駆動することにより表示を行う液晶表示装置において、前記カラーフィルタは前記薄膜トランジスタを保護するパッシベーション膜上に形成され、前記オーバーコート層は前記カラーフィルタ上に形成され、前記画素電極は前記オーバーコート層上に配置され、前記パッシベーション膜と前記カラーフィルタおよび前記オーバーコート層に設けられたコンタクトホールを介して前記薄膜トランジスタと接続しており、前記走査線、前記信号線に囲まれた画素内の光透過領域では、前記薄膜トランジスタのゲート絶縁膜と、前記

パッシベーション膜は除去されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 3】 前記コンタクトホール周辺のカラーフィルタ膜厚は前記光透過領域のカラーフィルタ膜厚よりも薄いことを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶表示装置。

【請求項 4】 前記カラーフィルタは表面に生じる段差が  $0.3 \mu\text{m}$  以内である有機膜からなることを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶表示装置。

【請求項 5】 前記カラーフィルタは顔料分散性の感光性アクリル樹脂からなることを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶表示装置。

【請求項 6】 第 1 基板上に複数の走査線を形成する工程と、それらにマトリクス状に交差する複数の信号線を形成する工程と、これらの交点に複数の薄膜トランジスタを形成する工程と、前記薄膜トランジスタに接続された画素電極を形成する工程と、第 2 基板に対向電極を形成する工程と、前記第 1 基板と前記第 2 基板との間に液晶を注入して封止する工程とを含む液晶表示装置の製造方法において、前記薄膜トランジスタを保護するパッシベーション膜を形成する工程と、前記薄膜トランジスタのゲート絶縁膜および前記パッシベーション膜のうち前記信号線と前記走査線に囲まれた領域の一部を除去する工程と、感光性カラーレジストからなるカラーフィルタを形成する工程と、透明導電膜を形成する工程とを含むことを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項 7】 第 1 基板上に複数の走査線を形成する工程と、それらにマトリクス状に交差する複数の信号線を形成する工程と、これらの交点に複数の薄膜トランジスタを形成する工程と、前記薄膜トランジスタに接続された画素電極を形成する工程と、第 2 基板に対向電極を形成する工程と、前記第 1 基板と前記第 2 基板との間に液晶を注入して封止する工程とを含む液晶表示装置の製造方法において、前記薄膜トランジスタを保護するパッシベーション膜を形成する工程と、前記薄膜トランジスタのゲート絶縁膜および前記パッシベーション膜のうち前記信号線と前記走査線に囲まれた領域の一部を除去する工程と、感光性カラーレジ

ストからなるカラーフィルタを形成する工程と、前記カラーフィルタ上にオーバーコート層を形成する工程と、前記オーバーコート層をパターンニングする工程と、前記オーバーコート層をマスクとして前記カラーフィルタをパターンニングすることによりコンタクトホールを形成する工程と、透明導電膜を形成する工程とを含むことを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明はアクティブマトリクス型液晶表示装置およびその製造方法に関し、特にスイッチング素子が形成された基板上にカラーフィルタを有するアクティブマトリクス型液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】

近年、薄膜トランジスタ（以下TFT）を用いたアクティブマトリクス型液晶表示装置（AMLCD）の開発が活発に行われている。このAMLCDにおいて、TFTを形成した基板（以下TFT基板）にカラーフィルタを作り込むオンチップカラーフィルタ構造を採用することにより、目合わせが容易になることが特開平8-122824（以下従来例1）、特開平9-292633等に報告されている。

図5は従来例1に開示されたオンチップカラーフィルタ構造を採用したAMLCDの単位画素部であり、同図（a）はその平面図、（b）はその断面図である。TFT基板21は、ガラス基板9と、その上に形成され、信号を書き込む画素を選択するための走査線1と、書き込む信号を供給するための信号線2と、それらの交点に形成され画素を駆動するためのTFT3からなる。このうち、TFT3はガラス基板9上に設けられたゲート電極12と、ゲート電極12を覆うようにして設けられたゲート絶縁膜10と、ゲート絶縁膜10上に形成された半導体層24、ドレイン電極13およびソース電極14と、それらの全てを覆うようにして設けられたパッシベーション膜11とを備えている。また走査線1はゲート電極12と接続され、信号線2はドレイン電極13と接続されている。パッシベ-

シオン膜 11 上にはカラーフィルタ 8、ブラックマトリクス 4 が設けられ、さらにこれらを保護するオーバーコート層 19 が形成されている。カラーフィルタ 8 の形成は、顔料分散型の感光性ネガ型レジストをスピンコート法により塗布した後、露光、現像、焼成して行う。オーバーコート層 19 上に画素電極 7 が設けられ、コンタクトホール 5 を介して TFT のソース電極 14 と接続されている。また、オーバーコート層 19 および画素電極 7 上には、液晶分子を液晶の動作モードに適した配列や傾き（プレチルト）に制御するための配向膜（図示せず）が設けられている。CF 基板 22 は、CF ガラス基板 15 上に、対向電極 16 と、配向膜（図示せず）が設けられている。さらに、この TFT 基板 21 と、CF 基板 22 とこれらに挟まれた液晶層 17 により液晶素子を形成している。このようにオンチップカラーフィルタ構造は、カラーフィルタおよびブラックマトリクスが TFT 基板上に形成されるため、TFT 基板 21 と CF 基板 22 の重ね合わせずれによる、カラーフィルタおよびブラックマトリクスの画素に対するアライメント誤差が小さくできるという効果を有していた。

ここでカラーフィルタの膜厚を  $1.2\ \mu\text{m}$  とし、ゲート電極膜厚を  $0.2\ \mu\text{m}$ 、ゲート絶縁膜厚を  $0.5\ \mu\text{m}$ 、半導体層膜厚を  $0.3\ \mu\text{m}$ 、ドレイン電極膜厚を  $0.2\ \mu\text{m}$ 、パッシベーション膜厚を  $0.3\ \mu\text{m}$  とすると、コンタクトホール部のカラーフィルタの膜厚は  $1.0\ \mu\text{m}$  となる。

【0003】

【発明が解決しようとする課題】

しかし、カラーフィルタとして用いるネガ型レジストは着色されており、一般に感度が低いため、膜厚が  $1.0\ \mu\text{m}$  と厚い場合は大きな露光量が必要となり、その結果微細化が困難、生産性が低いという問題が生じていた。さらに露光量が大きいために現像後に下地のパッシベーション膜やソース電極上に残さが発生しやすいという問題を有していた。また、顔料はアクリル樹脂に分散させて用いるが、このアクリル樹脂の感度を高くすると、カラーフィルタの表面付近（表面から  $0.3$  乃至  $0.5\ \mu\text{m}$  の領域）でのみ光架橋による硬化が進むため、現像後のカラーフィルタの周辺部やコンタクトホール部の形状がアンダーカット状態となり、画素電極とソース電極との間でコンタクト不良が発生したり、カラーフィルタ

と基板との密着性が低下するという問題が生じていた。即ち、従来例 1 のオンチップカラーフィルタ構造の液晶表示装置では、コンタクトホール部および画素周辺部でカラーフィルタの膜厚が厚いために、カラーフィルタの光架橋が表面で行われていたために、微細化および高開口率化が困難であり、また生産性が低いという問題が生じてた。

さらにオンチップカラーフィルタ構造において、カラーフィルタとして用いる顔料分散型の感光性ネガ型レジストは、ベース樹脂として i 線や g、h 線に感度をもつ感光性のアクリルを用いるが、この感度の高いカラーフィルタレジスト（例えば富士フィルムオーリン製 CM-7000）の膜厚と光架橋度の関係（図 6）からわかるように、カラーレジストは着色しているために i 線などの透過率が低く、表面から 0.3～0.5  $\mu\text{m}$  付近で急激に光架橋度が低くなる。一般にカラーフィルタの膜厚は 1.0～1.5  $\mu\text{m}$  であるが、以上の理由により現像時間が長いオーバー現像になると、光架橋度の低い底部では等方的に溶解が進み、逆テーパー形状となるという問題が生じていた。

#### 【0004】

##### 【課題を解決するための手段】

発明の目的は露光量が従来より少なくて済み、微細化および高開口率化が可能なオンチップカラーフィルタ構造を提供することある。本発明では、オンチップカラーフィルタ構造において、カラーフィルタを形成する画素開口部のゲート絶縁膜およびパッシベーション膜を除去する構造を採用することにより、TFT のソース電極などの段差部上のカラーフィルタ膜厚が画素開口部での膜厚より薄くなり、少ない露光量で現像可能となるために微細化および高開口率化が可能となる手段を提供する。

#### 【0005】

第 1 の発明によれば、少なくとも一方が透明である第 1 基板および第 2 基板と、これらに挟まれた液晶層とカラーフィルタとを有する液晶表示装置であって、前記第 1 基板上は複数の走査線と、それらにマトリクス状に交差する複数の信号線と、これらの配線のそれぞれの交点に形成された複数の薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有し、前記第 2 基板は対向電極



を有し、画素電極と対向電極間の電界により液晶分子を駆動することにより表示を行う液晶表示装置において、前記カラーフィルタは前記薄膜トランジスタを保護するパッシベーション膜上に形成され、前記画素電極は前記カラーフィルタ上に配置され、前記パッシベーション膜および前記カラーフィルタに設けられたコンタクトホールを介して前記薄膜トランジスタと接続しており、前記走査線、前記信号線に囲まれた画素内の光透過領域では、前記薄膜トランジスタのゲート絶縁膜と、前記パッシベーション膜は除去されていることを特徴とするアクティブマトリクス型液晶表示装置が得られる。

また、第 2 の発明によれば、少なくとも一方が透明である第 1 基板および第 2 基板と、これらに挟まれた液晶層とカラーフィルタと、前記カラーフィルタを保護するオーバーコート層を有する液晶表示装置であって、前記第 1 基板上は、複数の走査線と、それらにマトリクス状に交差する複数の信号線と、これらの配線のそれぞれの交点に形成された複数の薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有し、前記第 2 基板には対向電極を有し、画素電極と対向電極間の電界により液晶分子を駆動することにより表示を行う液晶表示装置において、前記カラーフィルタは前記薄膜トランジスタを保護するパッシベーション膜上に形成され、前記オーバーコート層はカラーフィルタ上に形成され、前記画素電極は前記オーバーコート層上に配置され、前記パッシベーション膜と前記カラーフィルタおよび前記オーバーコート層に設けられたコンタクトホールを介して前記薄膜トランジスタと接続しており、前記走査線、前記信号線に囲まれた画素内の光透過領域では、前記薄膜トランジスタのゲート絶縁膜と、前記パッシベーション膜は除去されていることを特徴とするアクティブマトリクス型液晶表示装置が得られる。

#### 【 0 0 0 6 】

前記第 1 または第 2 の発明の液晶表示装置において、前記コンタクトホール部のカラーフィルタ膜厚は前記光透過領域のカラーフィルタ膜厚よりも薄いことを特徴とする。

#### 【 0 0 0 7 】

本発明のオンチップカラーフィルタ構造では、カラーフィルタを形成する画素

開口部のゲート絶縁膜およびパッシベーション膜を除去することにより、カラーレジストが平坦性を有する性質を利用して、薄膜トランジスタの形成されたソース電極などの段差部上のカラーフィルタの膜厚が、開口部上のカラーフィルタの膜厚より薄い構造とする。具体的には、開口部のカラーフィルタ膜厚を  $1.2\ \mu\text{m}$  とすると、薄膜トランジスタの段差部での全ての膜の合計膜厚も  $1.2\ \mu\text{m}$  と等しくなり、カラーフィルタ以外の膜厚はおよそ  $1.0\ \mu\text{m}$  となるので、段差部上のカラーフィルタの膜厚は  $0.2\ \mu\text{m}$  となる。この膜厚は、十分に光架橋が行われる膜厚となるため、微細なパターン形成が可能となる。

【0008】

#### 【発明の実施の形態】

以下に本発明の好ましい態様を図面を参照して説明する。

##### （実施の形態1）

図1は本実施例のオンチップカラーフィルタ構造を持つ液晶表示装置の単位画素部を示す図であり、同図（a）はその平面図、（b）は同図（a）のA-A'における断面図である。同図（a）に示すようにTFT基板21は、ガラス基板9上に、信号を書き込む画素を選択する走査線1と、書き込む信号を供給する信号線2と、それらの交点に設けられ画素を駆動するTFT3を有する。同図（b）に示すように、このうち、TFT3はガラス基板9上に設けられたゲート電極12と、ゲート電極を覆うようにして設けられたゲート絶縁膜10と、ゲート絶縁膜10上に形成された半導体層24、ドレイン電極13およびソース電極14と、それらの全てを覆うようにして設けられたパッシベーション膜11とを備えている。また走査線1はゲート電極12と接続され、信号線2はドレイン電極13と接続されている。画素開口部6のパッシベーション膜11およびゲート絶縁膜10は除去されている。パッシベーション膜11上にはカラーフィルタ8、ブラックマトリクス4が設けられており、画素電極7はそれらに形成されたコンタクトホール5を介してTFT3のソース電極14と接続されている。また、画素電極7上には、液晶分子を液晶の動作モードに適した配列や傾き（プレチルト）に制御するための配向膜（図示せず）が設けられている。なお、ゲート電極膜厚を  $0.2\ \mu\text{m}$ 、ゲート絶縁膜厚を  $0.5\ \mu\text{m}$ 、半導体層膜厚を  $0.3\ \mu\text{m}$ 、ドレ

イン電極膜厚を  $0.2\ \mu\text{m}$ 、パッシベーション膜厚を  $0.3\ \mu\text{m}$  とした。カラーフィルタ膜厚は十分な色度域を確保するため、画素開口部において  $1.2\ \mu\text{m}$  とした。対向基板 22 は、対向ガラス基板 15 上に、対向電極 16 と、配向膜（図示せず）が設けられている。この TFT 基板 21 と、対向基板 22 とそれらに挟まれた液晶層 17 により 1 つの液晶素子を形成している。

ここで、カラーフィルタとして用いた高感度の顔料分散型ネガ型レジスト（例えば富士フィルムオーリン製 CM-7000）はスピン塗布により形成されるため、下地に段差があっても平坦な表面形状を有した膜で被覆できる。画素開口部のカラーフィルタ膜厚が  $1.2\ \mu\text{m}$  となるように塗布を行うと、コンタクトホール形成部のカラーフィルタ膜厚は、ゲート絶縁膜が  $0.5\ \mu\text{m}$ 、パッシベーション膜が  $0.3\ \mu\text{m}$  であるので、合計  $0.8\ \mu\text{m}$  だけ従来より薄くすることができ、 $0.2\ \mu\text{m}$  とすることができる。このため、光架橋が十分生じる  $0.3\ \mu\text{m}$  以下とすることができるため、十分に露光することができ微細なパターニングが実現可能となる。この結果、コンタクトホール径は  $5\ \mu\text{m} \times 5\ \mu\text{m}$  の微細パターンが形成可能となった。

#### 【0009】

図 2 は本実施例のオンチップカラーフィルタ構造を持つ液晶表示装置の製造方法を説明する図である。

#### 【0010】

まず図 2 (a) に示すようにガラス基板 9 上に Cr などの金属を  $0.2\ \mu\text{m}$  成膜し、パターニングして走査線 1（図示せず）およびゲート電極 12 を形成する。次にプラズマ CVD 法によりゲート絶縁膜 10、半導体層 24 をそれぞれ  $0.5\ \mu\text{m}$ 、 $0.3\ \mu\text{m}$  成膜し、TFT 3 の半導体層 24 を島状構造にパターニングする。さらに Cr などの金属を  $0.2\ \mu\text{m}$  成膜し、パターニングして信号線 2（図示せず）、ドレイン電極 13 およびソース電極 14 を形成する。さらにプラズマ CVD 法によりパッシベーション膜 11 として、窒化シリコン SiN を  $0.3\ \mu\text{m}$  成膜する。次にドライエッチングによりコンタクトホール部 5 および画素開口部 6 の不要なパッシベーション膜 11 およびゲート絶縁膜 10 を除去する。

#### 【0011】

次に同図 (b) に示すようにカーボン、顔料や酸化チタンなどを分散した感光性のブラックレジスト (例えば富士フィルムオーリン製 CK-S-171) を塗布、パターニングすることにより TFT 遮光部および光漏れ領域にブラックマトリクス 4 を  $1\ \mu\text{m}$  形成する。

## 【0012】

次に同図 (c) に示すように RGB の顔料分散型レジスト (例えば富士フィルムオーリン製 CM-7000) をスピン塗布した後、露光、現像、焼成することによりカラーフィルタ 8 を形成する。ここでは RGB とともに  $1.2\ \mu\text{m}$  塗布した。塗布はスピン塗布により行っているため、カラーフィルタ 8 は下地に段差があっても平坦な表面形状を有して被覆する。そのため前述の通り、コンタクトホール部およびカラーフィルタパターン外形部の膜厚は  $0.2\ \mu\text{m}$  となる。露光には微細なパターン形成を可能とするため、i 線ステッパを用いたが、高感度のカラーレジストを用いた点と、パターン形成部の膜厚が薄いため、 $100\ \text{mJ}$  程度の少ない露光量で  $5\ \mu\text{m} \times 5\ \mu\text{m}$  のコンタクトホールのパターン形成が可能であり、また断面形状も順テーパ形状であり、望ましいものであった。現像は TMAH (テトラメチルアンモニウムヒドロキシド) 0.12% 溶液にて 60~100 秒行い、焼成は  $220^\circ\text{C}$  にて 1 時間行った。

## 【0013】

最後に同図 (d) に示すように透明電極である酸化インジウム・スズ (ITO) を  $0.05\ \mu\text{m}$  成膜、パターニングすることにより画素電極 7 を形成した。その後、配向膜を塗布し、ラビング処理後、所定の間隙を介して対向基板と接合した。この間隙に液晶を注入して、アクティブマトリクス型液晶表示装置が完成する。

## 【0014】

本実施例により、画素開口部のゲート絶縁膜およびパッシベーション膜を除去したことにより、画素開口部のカラーフィルタ膜厚を厚く保ったまま、コンタクト部およびパターン外形部のカラーフィルタ膜厚を薄くすることが可能となり、高感度のカラーレジストを用いることが可能となり、少ない露光量で微細なパターン形成が可能となった。これにより高精細で高開口率で、表示性能の良い液晶

表示装置の作成が可能となった。

(実施の形態 2)

図 3 は本実施例のオンチップカラーフィルタ構造を持つ液晶表示装置の単位素子部を示す図であり、同図 (a) はその平面図、(b) はその断面図である。TFT 基板 21 は、ガラス基板 9 上に、信号を書き込む画素を選択する走査線 1 と、書き込む信号を供給する信号線 2 と、それらの交点に画素を駆動する TFT 3 を有する。このうち、TFT 3 はガラス基板 9 上に設けられたゲート電極 12 と、ゲート電極 12 を覆うようにして設けられたゲート絶縁膜 10 と、ゲート絶縁膜 10 上に形成された半導体層 24、ドレイン電極 13 およびソース電極 14 と、それらの全てを覆うようにして設けられたパッシベーション膜 11 とを備えている。また走査線 1 はゲート電極 12 と接続され、信号線 2 はドレイン電極 13 と接続されている。画素開口部 6 のパッシベーション膜 11 およびゲート絶縁膜 10 は除去されている。パッシベーション膜 11 上にはカラーフィルタ 8、ブラックマトリクス 4 が設けられており、さらにそれらを保護するために透明なオーバーコート層 19 が設けられている。さらに画素電極 7 は、それらに形成されたコンタクトホール 5 を介して TFT 3 のソース電極 14 と接続されている。また、画素電極 7 上には、液晶分子を液晶の動作モードに適した配列や傾き（プレチルト）に制御するための配向膜（図示せず）が設けられている。なお、ゲート電極膜厚を  $0.2\ \mu\text{m}$ 、ゲート絶縁膜厚を  $0.5\ \mu\text{m}$ 、半導体層膜厚を  $0.3\ \mu\text{m}$ 、ドレイン電極膜厚を  $0.2\ \mu\text{m}$ 、パッシベーション膜厚を  $0.3\ \mu\text{m}$  とした。カラーフィルタ膜厚は十分な色度域を確保するため、画素開口部において  $1.2\ \mu\text{m}$  とした。またオーバーコート層 19 の膜厚は  $0.3\ \mu\text{m}$  とした。

対向基板 22 は、対向ガラス基板 15 上に、対向電極 16 と、配向膜（図示せず）が設けられている。TFT 基板 21 と、対向基板 22 とそれらに挟まれた液晶層 17 により 1 つの液晶素子を形成している。ここで、カラーフィルタ 8 およびオーバーコート層 19 のコンタクトホール径は共に  $5\ \mu\text{m} \times 5\ \mu\text{m}$  とした。

図 4 は本実施例のオンチップカラーフィルタ構造を持つ液晶表示装置の製造方法を説明する図である。まずガラス基板 9 上に走査線 1、信号線 2、TFT 3 およびブラックマトリクス 4 を形成する工程は実施例 1 と同様である（図 4 (a)）

次にRGBの顔料分散型レジスト8（例えば富士フィルムオーリン製CM-7000）をスピン塗布、露光、現像、焼成することにより画素パターン外形部のみパターンニングする（図4（b））。ここではRGBともに $1.2\mu\text{m}$ 塗布した。塗布はスピン塗布により行っているため、カラーフィルタは十分に平坦化され、下地の段差を平坦に被覆する。そのため前述の通り、パターン外形部の膜厚は $0.4\mu\text{m}$ となる。

次にポジ型感光性アクリル樹脂（例えばJSR製PC-403）をオーバーコート層19として、塗布、露光、現像、焼成し、コンタクトホールを形成した（図4（c））。

次にオーバーコート層19をマスクとして、 $\text{CF}_4/\text{O}_2$ 系のガスを用いてドライエッチングを行い、カラーレジスト上にコンタクトホール5をパターン形成した。コンタクト部のカラーレジストは $0.4\mu\text{m}$ と薄いため、ドライエッチングの処理時間が短くすみ、オーバーコート層表面を傷めることはなかった（図4（d））。

最後に透明電極であるITOを $0.05\mu\text{m}$ 成膜、パターンニングすることにより画素電極7を形成した（図4（e））。その後、配向膜（図示せず）を塗布し、ラビング処理後、所定の間隙を介して対向基板と接合する。この間隙に液晶注入して、アクティブマトリクス型液晶表示装置が完成する。

#### 【0015】

本実施例では、TFT基板上にカラーフィルタを形成する液晶表示装置において、カラーフィルタの上にオーバーコート層を設け、カラーフィルタを保護したことに特徴がある。また、画素開口部のゲート絶縁膜およびパッシベーション膜を除去したことによりコンタクト部のカラーフィルタ膜厚を薄くでき、オーバーコート層をマスクに、その表面を傷めることなく、ドライエッチングによりコンタクトホールを形成した点にある。これにより実施例1よりもさらに高精細かつ高開口率で、表示性能のよい液晶表示装置の形成が可能になった。

#### 【0016】

#### 【発明の効果】

本発明の効果は、T F T基板上にカラーフィルタを設けるオンチップカラーフィルタ構造の液晶表示装置において、画素開口領域のゲート絶縁膜およびパッシベーション膜を除去したことにより、画素開口領域のカラーフィルタ膜厚を保ったまま、コンタクトホール部のカラーフィルタ膜厚を薄くでき、現像またはドライエッチングにより微細で良好な形状のコンタクトホールの形成が可能になった点にある。さらに微細化が可能となるので、高精細化および高開口率化が可能となる点にある。

【図面の簡単な説明】

【図 1】 本発明にかかる液晶表示装置の第 1 の実施例を示す図であり、（a）はその平面図であり、（b）はその断面図である。

【図 2】 本発明にかかる液晶表示装置の第 1 の実施例の製造方法を示す図

【図 3】 本発明にかかる液晶表示装置の第 2 の実施例を示す図であり、（a）はその平面図であり、（b）はその断面図

【図 4】 本発明にかかる液晶表示装置の第 2 の実施例の製造方法を示す図

【図 5】 従来の液晶表示装置の一例を示す図であり、（a）はその概略の平面図、（b）はその単位画素部の断面図

【図 6】 カラーフィルタ（C F）膜厚と光架橋度との関係を示す図

【符号の説明】

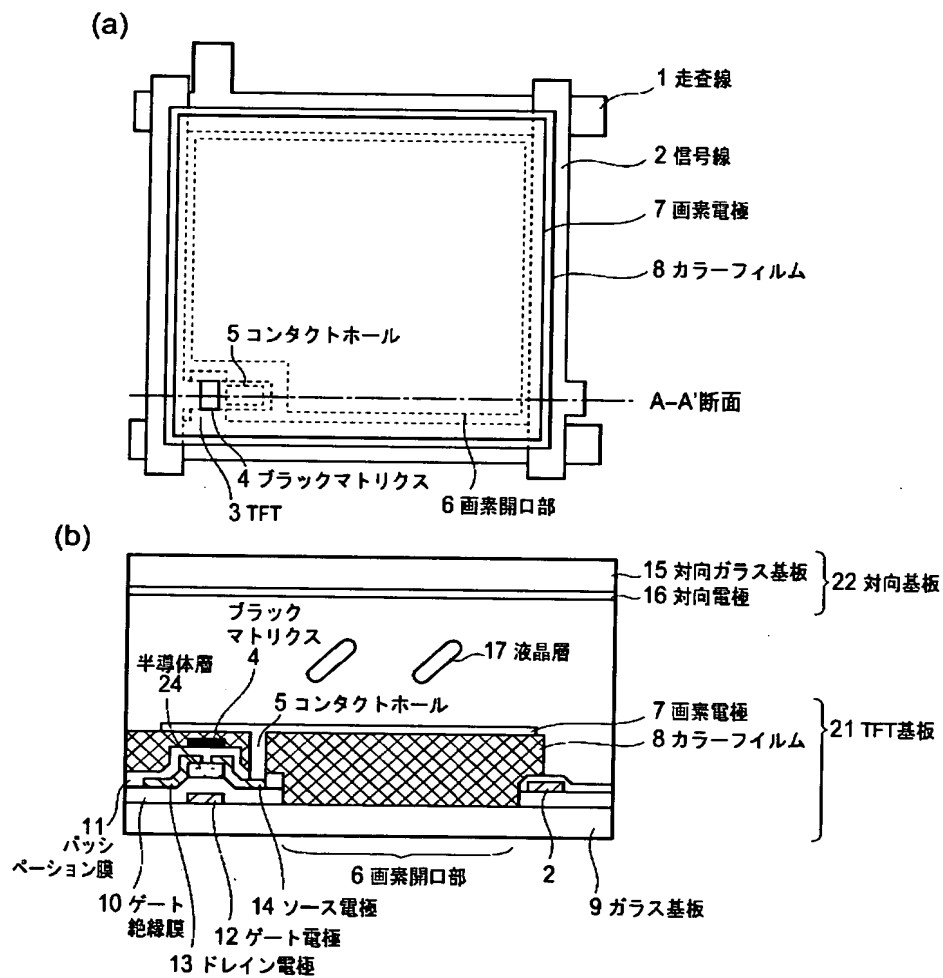
- 1 走査線
- 2 信号線
- 3 薄膜トランジスタ（T F T）
- 4 ブラックマトリクス
- 5 コンタクトホール
- 6 画素開口部
- 7 画素電極
- 8、8' カラーフィルタ（C F）
- 9 ガラス基板
- 1 0 ゲート絶縁膜
- 1 1 パッシベーション膜

- 1 2 ゲート電極
- 1 3 ドレイン電極
- 1 4 ソース電極
- 1 8 対向ガラス基板
- 1 6 対向電極
- 1 7 液晶層
- 1 9 オーバーコート層
- 2 1 T F T 基板
- 2 2 対向基板
- 2 3 C F 基板
- 2 4 半導体層

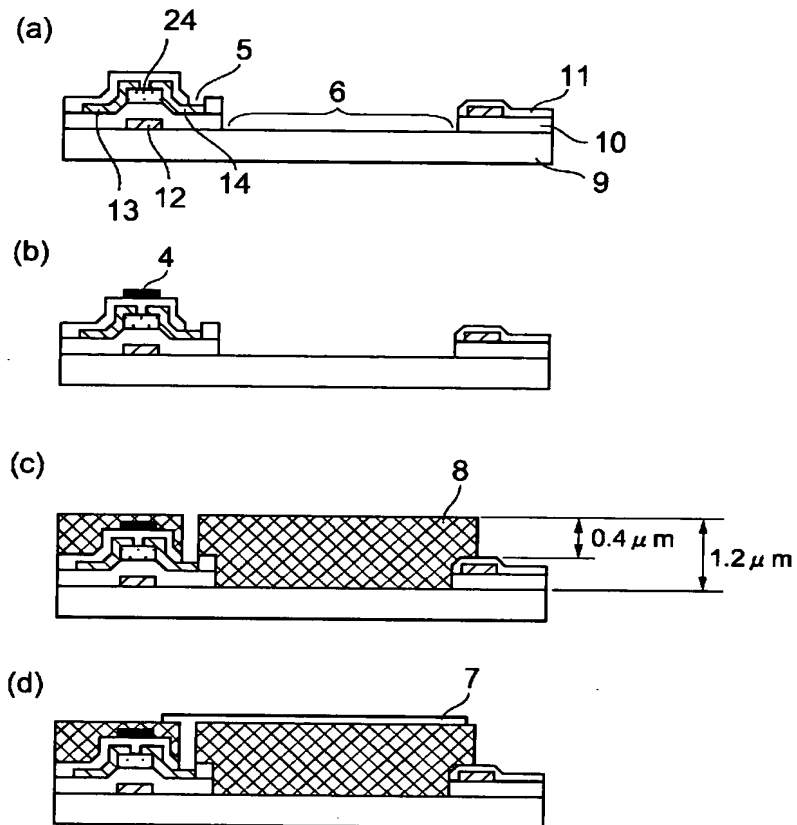


【書類名】 図面

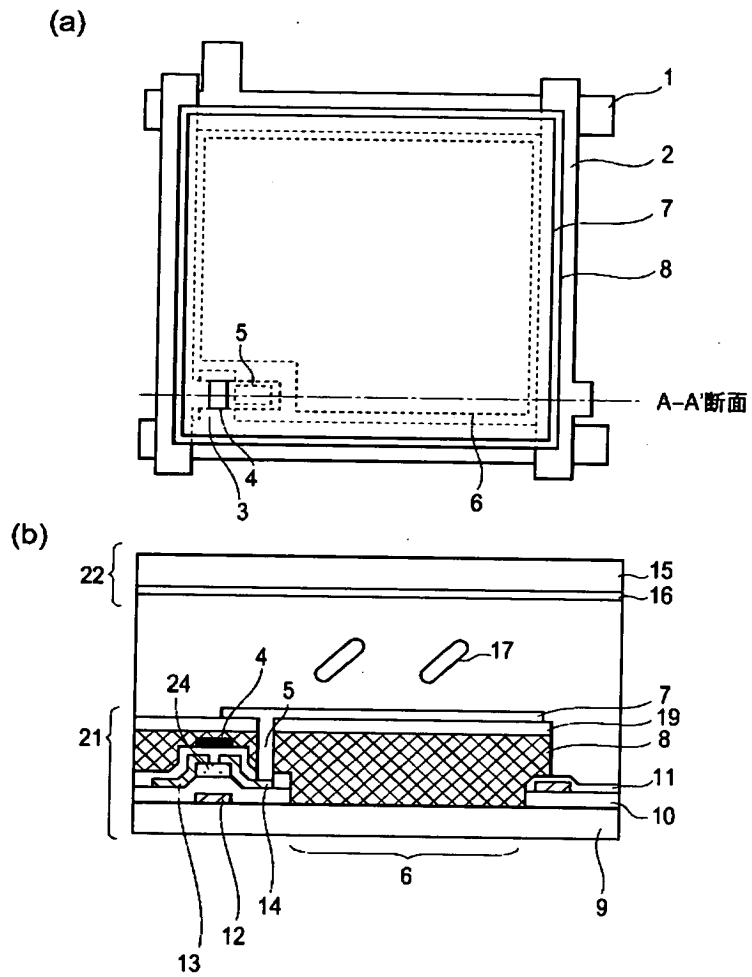
【図 1】



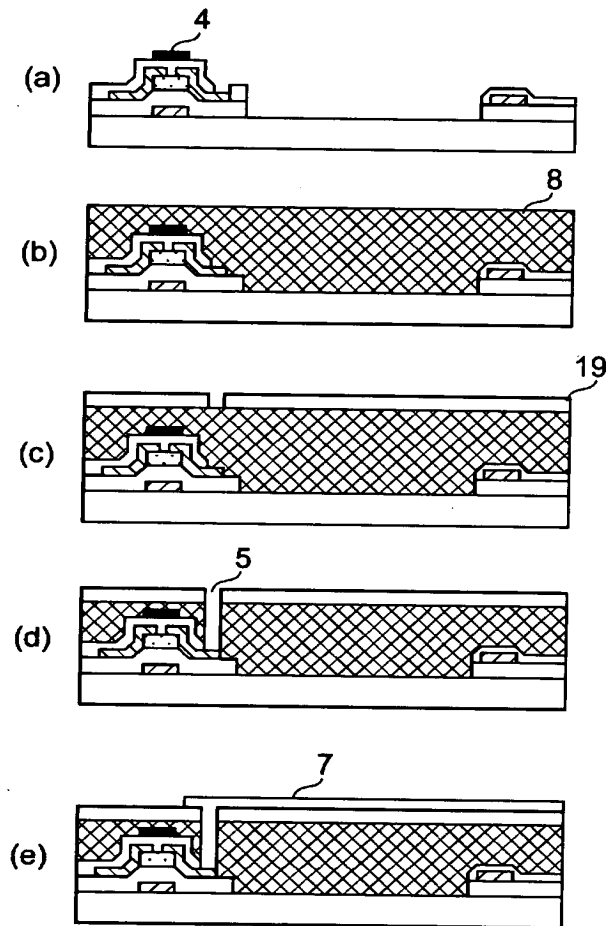
【図 2】



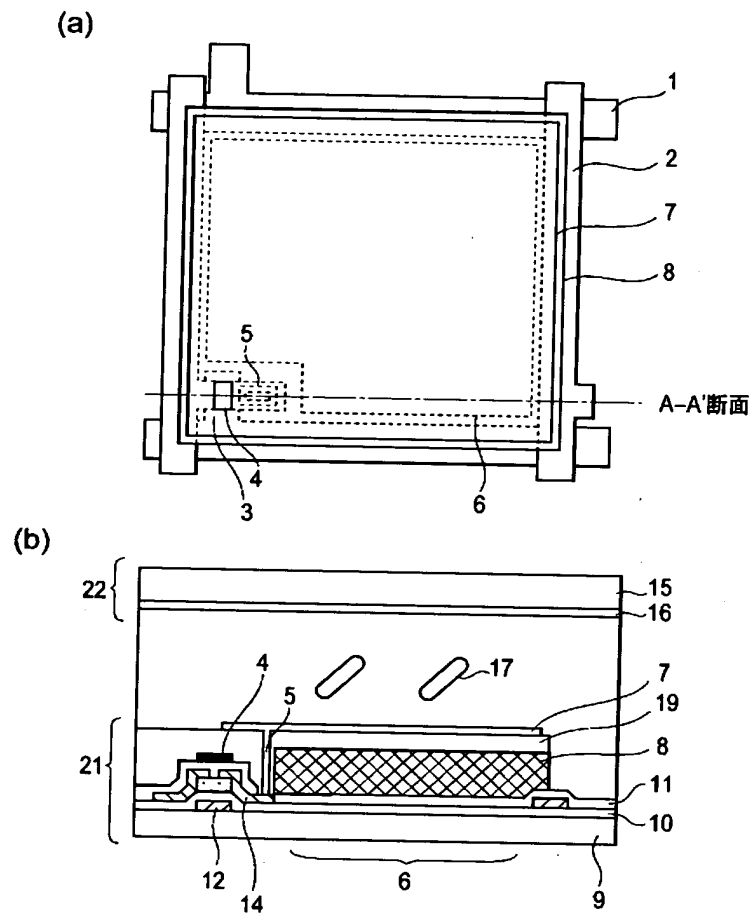
【図 3】



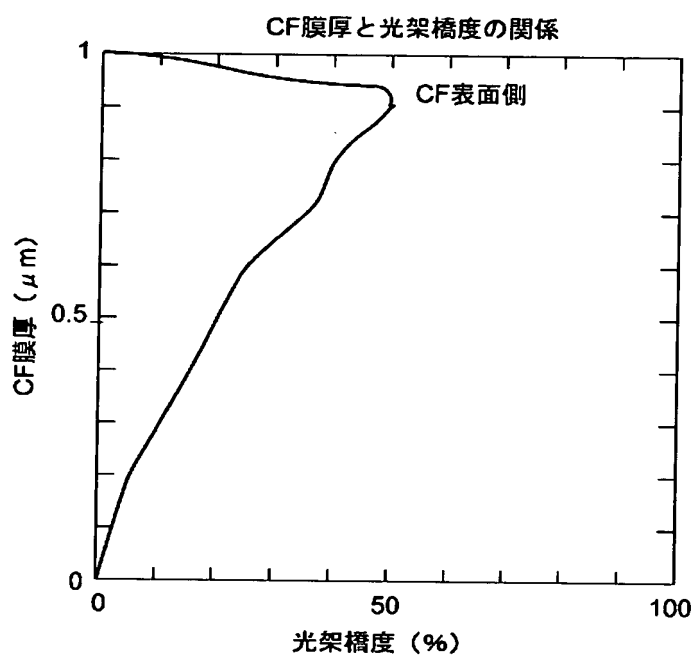
【図 4】



【図5】



【図6】



【書類名】 要約書

【要約】

【課題】 生産性を落とすことなくコンタクトホールの微細化を行うことにより高精細化、高開口率化が可能なオンチップカラーフィルタ構造のアクティブマトリクス型液晶表示装置を提供する。

【解決手段】 本発明の液晶表示装置は、オンチップカラーフィルタ構造において、カラーフィルタを形成する画素開口部のゲート絶縁膜およびパッシベーション膜を除去する構造をとっており、薄膜トランジスタのソース部などの段差部上のカラーフィルタのパターンを形成するカラーフィルタ膜厚が、画素開口部上のカラーフィルタ膜厚より薄くなる構造を備えている。

【選択図】 図 1 (b)

認定・付加情報

特許出願の番号	平成11年 特許願 第157330号
受付番号	59900527785
書類名	特許願
担当官	第二担当上席 0091
作成日	平成11年 6月 9日

<認定情報・付加情報>

【提出日】	平成11年 6月 4日
-------	-------------



出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社